

# Pin List: XEM6002

2020-09-29

Connector	Pin	FPGA Pin	Description
POD1	1	M1	I/O
POD1	2	L1	I/O
POD1	3	K1	I/O
POD1	4	J1	I/O
POD1	5		DGND
POD1	6		+3.3VDD
POD1	7	E1	I/O
POD1	8	E2	I/O
POD1	9	F1	I/O
POD1	10	G1	I/O
POD1	11		DGND
POD1	12		+3.3VDD
POD2	1	A2	I/O
POD2	2	B2	I/O
POD2	3	B3	I/O
POD2	4	A3	I/O
POD2	5		DGND
POD2	6		+3.3VDD
POD2	7	B1	I/O
POD2	8	C2	I/O
POD2	9	C1	I/O
POD2	10	D1	I/O
POD2	11		DGND
POD2	12		+3.3VDD
POD3	1	F15	I/O
POD3	2	G16	I/O
POD3	3	J16	I/O
POD3	4	L16	I/O
POD3	5		DGND
POD3	6		+3.3VDD
POD3	7	F16	I/O

Connector	Pin	FPGA Pin	Description
POD3	8	H16	I/O
POD3	9	K16	I/O
POD3	10	M16	I/O
POD3	11		DGND
POD3	12		+3.3VDD
POD4	1	B15	I/O
POD4	2	B16	I/O
POD4	3	C15	I/O
POD4	4	C16	I/O
POD4	5		DGND
POD4	6		+3.3VDD
POD4	7	E16	I/O
POD4	8	E15	I/O
POD4	9	D16	I/O
POD4	10	D14	I/O
POD4	11		DGND
POD4	12		+3.3VDD
JP1	1		SYS_CLK4
JP1	2		+3.3VDD
JP1	3	B5	I/O
JP1	4	A5	I/O
JP1	5	B6	I/O
JP1	6	A6	I/O
JP1	7	C6	I/O
JP1	8	A7	I/O
JP1	9	A8	I/O
JP1	10	B8	I/O
JP1	11	A10	I/O
JP1	12	B10	I/O
JP1	13	A11	I/O
JP1	14	A12	I/O
JP1	15	A13	I/O
JP1	16	B12	I/O
JP1	17	A14	I/O

Connector	Pin	FPGA Pin	Description
JP1	18	C13	I/O
JP1	19	E8	I/O
JP1	20		DGND